

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08031979 A**(43) Date of publication of application: **02.02.96**

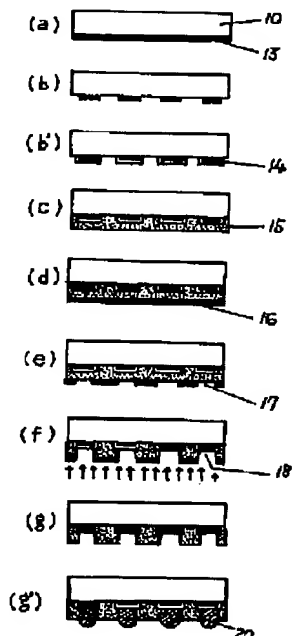
(51) Int. Cl.

H01L 23/12**H05K 3/24**(21) Application number: **06166810**(71) Applicant: **TOPPAN PRINTING CO LTD**(22) Date of filing: **19.07.94**(72) Inventor: **OKANO TATSUHIRO****(54) METHOD OF FORMING ELECTRODE PART OF WIRING BOARD****(57) Abstract:**

PURPOSE: To provide uniformity in a shape or a magnitude required in solder balls of BGA by a method wherein a recess being a solder ball formation part is provided in an electrode terminal part of a resin layer formed on a lower surface of a wiring substrate and solder paste is dripped to the recess.

CONSTITUTION: A terminal being a surface fitting terminal is arranged on a lower surface, and as a conductive layer, a metal layer 13 is formed on a lower surface of a wiring board 10 over the entire surface and arranged in a substantial matrix form. Further, a resin layer 15 is applied and formed on the lower surface over the entire surface and a metal layer 16 is formed on the surface of the resin layer 15 over the entire surface. This metal layer 16 is opened in parts corresponding to the metal layer 13 arranged in a substantial matrix form, and laser beams are emitted to the open part 17 to remove the resin layer 15 of the portion to form a recess part 18. After the metal layer 16 is removed, solder paste 20 is dropped to the recess part 18 to form a spherical pad. Thereby, it is possible to provide uniformity in a shape or a magnitude to be required in solder of a ball grid array(BGA).

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-31979

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/12				
H 0 5 K 3/24	B	7511-4E	H 0 1 L 23/ 12	L

審査請求 未請求 請求項の数4 O L (全 5 頁)

(21) 出願番号 特願平6-166810

(22) 出願日 平成6年(1994)7月19日

(71) 出願人 000003193

凸版印刷株式会社

東京都台東区台東1丁目5番1号

(72) 発明者 岡野 達広

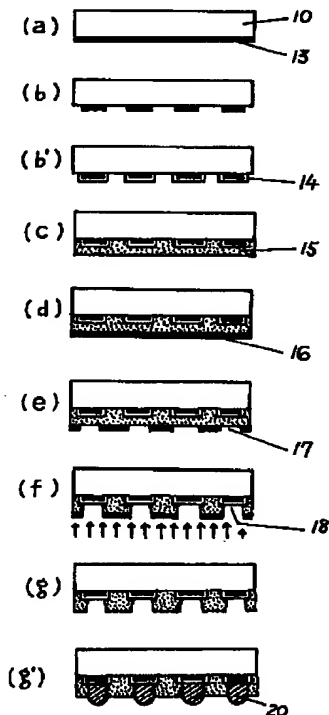
東京都台東区台東1丁目5番1号 凸版印刷株式会社内

(54) 【発明の名称】 配線基板の電極部形成方法

(57) 【要約】

【目的】 ボール・グリッド・アレイ型 (Ball Grid Array = BGA) の配線基板の球状はんだパッドに要求されている、形状や大きさの均一化を実現する。

【構成】 配線基板の下面に形成した樹脂層の電極端子部分に、はんだボール形成部となる凹部を、レーザー加工によって設け、前記凹部にはんだペーストを滴下する。



【特許請求の範囲】

【請求項1】配線基板の下面に、外部回路との直接的表面取付けができるように略マトリクス状に球状パッドを配置するにあたって、以下の工程を備えることを特徴とする配線基板の電極部形成方法。

(a) 外部回路への表面取付け用端子となる終端が、下面に略マトリクス状に配置されて導電層がパターンニングされた配線基板の前記下面に、金属層を全面に形成する工程。

(b) 前記金属層を、前記終端に対応して略マトリクス状に配置されるようにパターンニングする工程。

(c) 前記下面に、エポキシ樹脂やポリイミド樹脂等の樹脂層を全面に塗布形成する工程。

(d) 前記樹脂層表面に、金属層を全面に形成する工程。

(e) 前記金属層を、工程(b)における略マトリクス状に配置された金属層に対応する箇所が開くように、パターンニングする工程。

(f) 前記開口部にレーザー光線を照射し、その部分の樹脂層を除去し、凹部を形成する工程。

(g) 工程(e)でパターンニングされた金属層を除去した後、前記凹部にはんだペーストを滴下し、球状パッドを形成する工程。

【請求項2】工程(a)および工程(d)において形成する金属層が銅からなる請求項1に記載の配線基板の電極部形成方法。

【請求項3】工程(b)においてパターンニングした金属層表面に、Au-Niメッキを施す工程を付加することを特徴とする請求項1または請求項2に記載の配線基板の電極部形成方法。

【請求項4】工程(c)に次いで、前記略マトリクスに対応した開口を有するマスクを介して、集光したレーザービームにより、前記マスクの開口部を走査露光することを特徴とする請求項1または請求項3に記載の配線基板の電極部形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体集積回路素子(以下、チップと称する)を搭載し、外部回路に接続するために用いる配線基板に関する。詳しくは、ボール・グリッド・アレイ型(Ball Grid Array…以下、BGAと称する)の半導体パッケージ向けの配線基板に関する。

【0002】

【従来の技術】従来、チップをプリント配線板などの外部回路に接続するための代表的な装置として、クワッド・フラット・パッケージ(Quad Flat Package…以下、QFPと称する)がある。

【0003】QFPは、パッケージの内部でチップとリードフレームのインナー・リードとをワイヤボンディン

グ等により接続し、チップを含む領域を樹脂にてモールドしてパッケージとし、その四辺からリードフレームのアウトター・リードを引き出し、前記リードをガルウィング状に形成し、外部回路と接続する方式の半導体パッケージであり、最も広く普及している。(図3参照)

【0004】昨今、新規な上記の接続用装置として、BGA型の半導体パッケージが普及しつつある。

【0005】前記パッケージは、特開昭59-172758号公報に例示されるような、外部回路に直接的表面取付けができるリードレス・チップキャリアに関するものであり、

①複数のワイヤボンダパッド51によって取り囲まれたダイボンディング部位を有する上方のボンディング面。

(図5(a)参照)

②前記上方のボンディング面に対向し、内側のはんだパッド52配列を含む下方のはんだ付け面。(図5(b)参照)

③前記のはんだパッド52の一部を前記ワイヤボンダパッド51の一部に電気的に結合する手段53。(図5(c)参照)

④前記内側のはんだパッド52を取り囲んでいる前記下方のはんだ付け面の絶縁性周辺部位54。(図5(c)参照)を具えることを特徴とする。(図5参照)

【0006】また、これに似た形態の半導体パッケージとして、上記のはんだパッドの代わりに金属ピンを立てた構造で、プリント配線板に予め形成したスルーホールに挿入してはんだ付けすることで固定する、いわゆるピン・グリッド・アレイ型(PinGrid Array…以下、PGAと称する)の半導体パッケージがある。(図4参照)

【0007】なお、上記参照図面では、チップの端子の数およびリードの本数が9個についての場合で説明を簡略化している。

【0008】QFPに対してのBGAの利点は、特に実装密度の向上にあり、QFPを取り付けるのに必要な外部回路基板の実質的な面積よりも、BGAを取り付けるのに必要な前記面積が大幅に小さくなる点にある。また、リードフレームと異なり、配線基板では配線パターン設計が自在であり、1つのモジュールにチップを複数個搭載することが容易となる。このタイプの半導体装置は、マルチ・チップ・モジュール(Multi-Chip-Module=MCM)として昨今普及しつつある。

【0009】一般的なBGA型の半導体パッケージは、プリント配線板用の銅張積層板(エポキシ樹脂等からなる絶縁性基材の両面または片面に、銅箔を貼り合わせたもの)をベース材料(上記③)とし、これをフォトリソ法等の方法で加工して、チップ搭載部と配線部(上記①と②)を形成している。

【0010】配線基板を外部回路(プリント配線板)に直接接続するために、球状のはんだパッド(以下、本明細書においては、「球状のはんだパッド」も「はんだボール」も同義語であり、混在して用いる)を前記基板の

下面に設ける際、はんだボールの形状や大きさ（高さ）は、電極端子の表面に滴下するはんだペーストの量や滴下のさせ方に依存する。

【0011】そのため、各ボールにバラツキが生じ、配線基板と外部回路（プリント配線板）との接続にあたっては、接続不良が発生する原因となる。

【0012】

【発明が解決しようとする課題】本発明は、BGAのはんだボールに要求されている、形状や大きさの均一化を実現することを目的とする。

【0013】

【課題を解決するための手段】本発明では、配線基板の下面に形成した樹脂層の電極端子部分に、はんだボール形成部となる凹部を設け、前記凹部にはんだペーストを滴下する。

【0014】請求項1に記載の本発明は、以下の工程を備えることを特徴とする配線基板の電極部形成方法である。

（a）外部回路への表面取付け用端子となる終端が、下面に略マトリクス状に配置されて導電層がパターンニングされた配線基板の前記下面に、金属層を全面に形成する工程。

（b）前記金属層を、前記終端に対応して略マトリクス状に配置されるようにパターンニングする工程。

（c）前記下面に、エポキシ樹脂やポリイミド樹脂等の樹脂層を全面に塗布形成する工程。

（d）前記樹脂層表面に、金属層を全面に形成する工程。

（e）前記金属層を、工程（b）における略マトリクス状に配置された金属層に対応する箇所が開くように、パターンニングする工程。

（f）前記開口部にレーザー光線を照射し、その部分の樹脂層を除去し、凹部を形成する工程。

（g）工程（e）でパターンニングされた金属層を除去した後、前記凹部にはんだペーストを滴下し、球状パッドを形成する工程。

【0015】請求項2に記載の発明は、前記工程（a）および工程（d）において形成する金属層が銅からなることを特徴とする。

【0016】請求項3に記載の発明は、前記工程（b）においてパターンニングした金属層表面に、Au-Niメッキを施す工程を付加することを特徴とする。

【0017】請求項4に記載の発明は、工程（c）に次いで、前記略マトリクスに対応した開口を有するマスクを介して、集光したレーザービームにより、前記マスクの開口部を走査露光することを特徴とする。

【0018】

【作用】レーザー光線の選択的な照射によって形成された凹部にはんだペーストを滴下することによるため、はんだボールの形状は前記凹部の形状に依存することにな

る。前記凹部の形成は、フォトエッチングで形成されたレーザー照射部へのレーザー照射によるため、形状等の均一化は容易であり、はんだボールの形状も均一化させ易い。

【0019】前記凹部は、絶縁性材料（エポキシ樹脂やポリイミド樹脂等の樹脂層）に形成されるため、隣り合うはんだボール同士の電氣的短絡の惧れない。

【0020】電極端子である金属層表面に、Au-Niメッキを施すことにより、その後のレーザー加工（工程（f））やフォトエッチング加工（工程（e））において、前記メッキ層がストッパの役割を果たすことになる。

【0021】

【実施例】以下、本発明の実施例を製造工程順に示す図面を用いて説明する。

【0022】＜実施例1＞周知のプリント配線板と同様の構成であるが、導体パターン11の終端部12が下面において略マトリクス状に配置された配線基板10を用いる。

（図1参照）

【0023】前記配線基板10の下面に、スパッタリングまたはメッキによりCu層（金属層13）を全面に形成する。（図2（a）参照）

【0024】前記金属層13を、フォトエッチング加工によって、前記終端部12に対応して略マトリクス状に配置されるようにパターンニングし、電極端子とする。（図2（b）参照）

【0025】前記電極端子13に、電解メッキまたは無電解メッキにより、Au-Niメッキ14を施す。（図2（b'）参照）

前記メッキ層14は、後でレーザー照射に対するストッパとして機能することになるので、レーザー光の反射が大きい材質であることが望ましい。また、後ではんだパッドを形成する電極端子の表面であるので、はんだとの密着性（濡れ性）の良好な材質であることが望ましい。

【0026】さらにその表面に、エポキシ樹脂やポリイミド樹脂等の樹脂層15を全面に塗布形成する。（図2（c）参照）

前記樹脂層15は、後ではんだボール形成部となり、溶融したはんだが滴下されることもあるため、はんだの融点での耐熱性の高い材質であることが望ましい。また、はんだが表面張力によりボール状になりやすいように、はんだ濡れ性が悪い材質であることが望ましい。

【0027】前記樹脂層15の表面に、Cu層（金属層16）を全面に形成する。（図2（d）参照）

【0028】前記金属層16を、電極端子13に対応する箇所が開くように、フォトエッチング加工によってパターンニングし、開口部17を設ける。（図2（e）参照）前記開口部17以外の金属層16は、後のレーザー照射に対するマスクとして機能することになる。

【0029】前記開口部17にレーザー光線を照射し、その部分の樹脂層15を除去し、凹部18を形成する。（図2

(f) 参照)

レーザー光線の照射にあたっては、YAGレーザーやCO₂レーザーを用い、前記レーザーを集光して、開口部17を走査露光する。

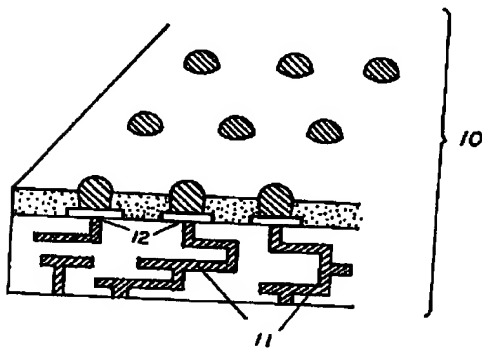
【0030】凹部18の形成後、表面に残った金属層16（マスク）をエッチングによって除去する。（図2（g）参照）

【0031】次いで、前記凹部18にはんだペーストを滴下し、球状のはんだパッド20を形成する。（図2（g'）参照）

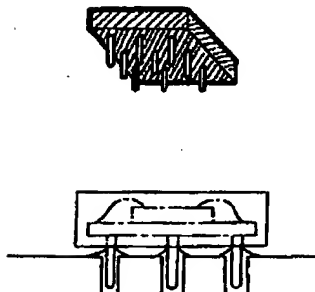
はんだパッドの形成にあたっては、固形のはんだボールを凹部に配置した後、リフロー加熱を行なうことによるか、ディスペンサではんだペーストを塗布した後、IRリフロー装置で加熱してはんだペーストを溶融させることによって良い。

【0032】＜実施例2＞図2（c）に示す工程に次いで、電極端子13に対応したパターンで開口を有するマスクをレーザーマスクとして用いて、同様の走査露光を行なう。図示はしないが、前記走査露光の方法として、レーザーマスクを配線基板に密着させて開口部を走査露光する方法と、各開口部に集光用凸レンズが配置され、開口部を通ったレーザー光がビーム径を絞られて加工部（開口部17の樹脂層15）に入射させる方法とがある。本実施例によれば、図（d）～（e）に示す金属層16の形成～ *

【図1】



【図4】



* パターニングの工程が省略されることになる。

【0033】

【発明の効果】形状や大きさが均一化されたBGA用のはんだボールを形成する方法が提供された。

【0034】

【図面の簡単な説明】

【図1】配線基板の説明図。

【図2】本発明を、製造工程順に示す断面説明図。

【図3】従来のチップキャリア（QFP）の説明図。

10 【図4】従来のチップキャリア（PGA）の説明図。

【図5】従来のBGA方式のチップキャリアのの説明図。

【符号の説明】

10…配線基板

11…導体パターン

12…終端部

13…金属層（電極端子）

14…Au-Niメッキ

15…樹脂層

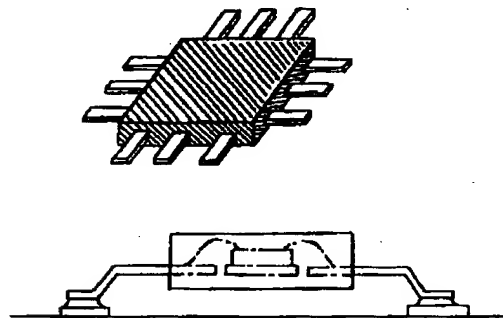
20 【16…金属層

17…開口部

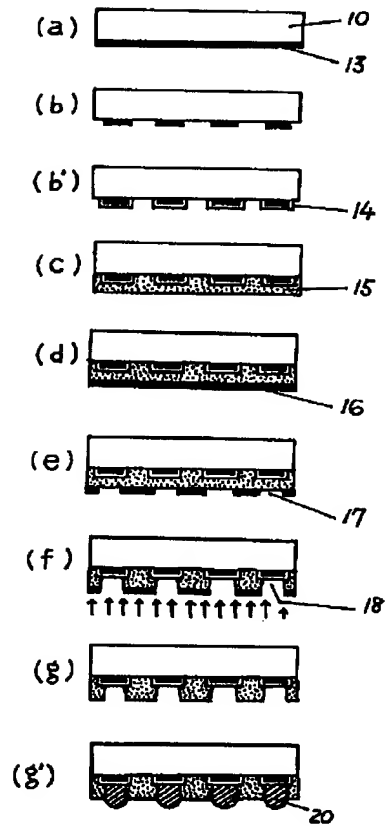
18…凹部

20…はんだパッド

【図3】



【図2】



【図5】

